

Министерство науки и высшего образования Российской Федерации
Федеральное государственное автономное образовательное учреждение высшего
образования «Национальный исследовательский университет
«Московский институт электронной техники»

УТВЕРЖДАЮ



Проректор по УР

А.Г. Балашов

2024г.

ПРОГРАММА ПОВЫШЕНИЯ КВАЛИФИКАЦИИ

«Разработка аналого-цифровых интегральных схем»

2024 г.

1. Цель реализации программы

Формирование специальных знаний в области элементной базы интегральной электроники, аналоговой и цифровой схемотехники, позволяющих на их основе осуществлять практическое проектирование аналого-цифровых интегральных схем.

2. Характеристика профессиональной деятельности

Область профессиональной деятельности: сквозная деятельность по разработке и проектированию интегральных микросхем.

Вид экономической деятельности: деятельность в области производства изделий микроэлектроники.

Укрупненная группа специальностей: 11.00.00

Квалификация – новая квалификация не приобретается.

3. Требования к результатам обучения

Формируемая профессиональная компетенция – способность разрабатывать схемотехнические решения отдельных блоков аналого-цифровых интегральных схем (ИС), и микросхем в целом.

В результате освоения данной программы слушатель будет:

знать: основы элементной базы современных интегральных схем, принципы и подходы к проектированию основных блоков аналоговых и цифровых схем;

уметь: осуществлять обоснованный выбор схемотехнического решения исходя из требований технических заданий на разработку микроэлектронного устройства;

иметь практический опыт: построения цифровых схем на основе логических выражений, оценки их основных параметров, построения и расчета параметров структурных схем основных аналоговых блоков, согласования элементов при построении топологии и расчета параметров межсоединений.

3. Содержание программы

Учебный план программы повышения квалификации «Разработка аналого-цифровых интегральных схем»

Категория слушателей – студенты 3 и 4 курса бакалавриата по УГН 09.00.00,
11.00.00

Срок обучения – 60 часов

Форма обучения: очная

№, пп	Наименование разделов / модулей	Всего, час	В том числе			Образовательные технологии, в том числе ЭО и (или) ДОТ	
			Аудиторных		Самост оятель ная работа		
			Лекции	Практичес кие и лаборатор ные работы			
1	Основы схемотехники аналоговых ИС	22	18	2	2		
2	Основы схемотехники цифровых ИС	16	12	2	2		
3	Основы проектирования топологии аналоговых и смешанных ИС	20	16	2	2		
4	Итоговая аттестация	2	зачет				
	Всего	60	46	6	6		

**Учебно-тематический план
программы повышения квалификации
«Разработка аналого-цифровых интегральных схем»**

№ п/п	Наименование тем разделов / модулей	Всего, час	В том числе			Образова- тельные технологии в том чис. ЭО и (или ДОТ
			Аудиторных		Самостоя- тельная работа	
			Лекции	Практи- ческие и лаборат орные занятия		
1.	Основы схемотехники аналоговых ИС	22	18	2	2	0
1.1	Требования к геометрическим размерам интегральных элементов в аналоговой и цифровой схемотехнике. Технологический разброс.	2	2	0	0	0
1.2	Надежность интегральных элементов. Короткоканальные эффекты. Саморазогрев. Радиационная стойкость элементов.	2	2	0	0	0
1.3	Принципы согласования аналоговых элементов. Примеры согласованных структур.	2	2	0	0	0
1.4	Дифференциальные пары и токовые зеркала. Разновидности. Примеры построения.	2	2	0	0	0
1.5	Примеры схем на дифференциальных парах и токовых зеркалах. Простейшие операционные усилители и компараторы.	2	2	0	0	0
1.6	Источники опорного напряжения. Источники опорного тока.	2	2	0	0	0
1.7	Роль обратных связей в стабилизации характеристик аналоговых схем. Примеры.	2	2	0	0	0
1.8	Элементы силовой электроники. Вторичные источники питания. Линейные преобразователи. Импульсные преобразователи.	2	2	0	0	0
1.9	Элементы электростатической защиты. Защита от шумов по подложке. План кристалла для смешанных аналого-цифровых схем.	2	2	0	0	0
1.10	Решение практических задач построения аналоговых схем	4	0	2	2	0
2	Основы схемотехники цифровых ИС	16	12	2	2	0
2.1	Основы булевой алгебры. Цифровые схемы и сигналы. Основы построения КМОП логических цифровых элементов.	2	2	0	0	0

2.2	Проектирование комбинационных цифровых элементов: основные схемы, параметры.	2	2	0	0	0
2.3	Проектирование последовательностных цифровых элементов: основные схемы, параметры	2	2	0	0	0
2.4	Маршрут/методология проектирования цифровых ИС. Типовая структура цифровых ИС. Цифровые I/O ячейки.	2	2	0	0	0
2.5	Блоки и микросхемы памяти. Организация памяти. Виды памяти (SRAM, DRAM, OTP, EEPROM).	2	2	0	0	0
2.6	Блоки и микросхемы ПЛИС: типовые структуры и архитектуры, принцип работы.	2	2	0	0	0
2.7	Решение практических задач построения цифровых схем	4	0	2	2	0
3	Основы проектирования топологии аналоговых и смешанных ИС	20	6	2	2	0
3.1	Маршрут проектирования. Cadence PDK.	2	2	0	0	0
3.2	Особенности аналоговой топологии. Антенный эффект. Эффект электромиграции. Эффект электростатического разряда. Эффект защелки.	2	2	0	0	0
3.3	Особенности аналоговой топологии. Эффект возникновения паразитных МОП структур. Механические напряжения. Температурный градиент. Термоэлектрический эффект.	2	2	0	0	0
3.4	Особенности аналоговой топологии. Технологические операции.	2	2	0	0	0
3.5	Особенности аналоговой топологии. Согласование. Расчет ширины шин.	2	2	0	0	0
3.6	Топологическое проектирование резисторов и конденсаторов.	2	2	0	0	0
3.7	Физический синтез цифровых блоков.	2	2	0	0	0
3.8	Верификация топологии. Финализация топологии. CheckList. Исходные данные для проектирования топологии.	2	2	0	0	0
3.9	Решение практических задач построения топологии ИС	4	0	2	2	0
4.	Итоговая аттестация	2	Зачет			
	Всего	60	46	6	6	0

Календарный учебный график

Календарный учебный график составляется в форме расписания занятий при наборе группы и прилагается к программе повышения квалификации.

Учебная программа повышения квалификации «Разработка аналого-цифровых интегральных схем»

Раздел 1. Основы схемотехники аналоговых ИС

Лекция 1.1. Требования к геометрическим размерам интегральных элементов в аналоговой и цифровой схемотехнике. Технологический разброс.

Рассматривается влияние геометрических размеров интегральных элементов (МОП транзисторов, резисторов и конденсаторов) на характеристики приборов. Приводится связь геометрических размеров элементов с технологическим разбросом их характеристик. Рассматриваются приоритеты в выборе геометрических размеров элементов для аналоговых и цифровых схем.

Лекция 1.2. Надежность интегральных элементов. Короткоканальные эффекты. Саморазогрев. Радиационная стойкость элементов.

Рассматриваются основные факторы влияющие на надежность интегральных элементов в процессе эксплуатации: времязависимый пробой диэлектрика (TDDB), деградация диэлектрика МОП-транзистора из-за горячих носителей, эффект NBTI в МОП – транзисторах, саморазогрев, эффекты электромиграции. Рассматриваются типы радиационного излучения и их воздействие на полупроводниковые структуры, в частности, границы раздела Si-SiO₂, воздействие излучений на границу раздела. Сравниваются микросхемы выполненные на основе объемного кремния и КНИ с точки зрения ионизирующего излучения.

Лекция 1.3. Принципы согласования аналоговых элементов. Примеры согласованных структур.

Рассматриваются основные принципы согласования интегральных элементов. Основные способы топологического согласования. Указывается роль и необходимость согласования электрических режимов работы интегральных элементов. Приводятся примеры правильного и ошибочного согласования элементов в аналоговых блоках.

Лекция 1.4. Дифференциальные пары и токовые зеркала. Разновидности. Примеры построения.

Дается определение и приводится ряд примеров по построению дифференциальных пар и токовых зеркал в зависимости от назначения и

предъявляемых к ним требований. Приводятся способы обеспечения непрерывности характеристик комплементарных дифференциальных. Приводятся способы обеспечения согласования токов в токовых зеркалах в широком диапазоне напряжений нагрузки.

Лекция 1.5. Примеры схем на дифференциальных парах и токовых зеркалах. Простейшие операционные усилители и компараторы.

Рассматриваются основные свойства операционных усилителей и компараторов. Разбирается влияние используемых дифференциальных пар и токовых зеркал на характеристики ОУ и компараторов. Приводятся типовые структурные схемы ОУ и компараторов. Разъясняется роль цепей частотной коррекции ОУ и их влияние на динамические характеристики схем на базе ОУ.

Лекция 1.6. Источники опорного напряжения. Источники опорного тока.

Рассматриваются основные виды и характеристики интегральных блоков источников опорного напряжения и тока. Основные виды и характеристики. Разбирается принцип действия ИОН равного ширины запрещенной зоны. Приводится пример электрической схемы ИОН равного ширины запрещенной зоны. Приводится пример построения источника опорного тока.

Лекция 1.7. Роль обратных связей в стабилизации характеристик аналоговых схем. Примеры.

Рассматриваются основные принципы построения прецизионных аналоговых схем. Приводятся примеры использования локальных и глобальных обратных связей для достижения улучшенных характеристик аналоговых блоков.

Лекция 1.8. Элементы силовой электроники. Вторичные источники питания. Линейные преобразователи. Импульсные преобразователи.

Рассматривается принцип работы линейного регулятора, структурная схема линейного регулятора с использованием силового ключа Р-типа, формула для расчета выходного напряжения. Разбирается вольт – секундный баланс. Приводится базовая схема понижающего преобразователя на основе индуктивности, принцип работы, формула для расчета выходного напряжения.

Лекция 1.9. Элементы электростатической защиты. Защита от шумов по подложке. План кристалла для смешанных аналого-цифровых схем.

Приводится модель человеческого тела для электростатического разряда (ЭСР). Зависимость тока разряда от времени в момент ЭСР. Объясняются принципы расположения элементов защиты ИМС от ЭСР. Разбираются электрические схемы узлов защиты от ЭСР. Вводится понятие шумов,

распространяющихся по подложке кристалла. Рассматриваются методы уменьшения шумов по подложке.

Практическое

занятие 1.10. Решение практических задач построения аналоговых схем

Выполнение заданий, связанных с проектированием аналоговых схем.

Самостоятельная работа студентов

№ модуля дисциплины	Объем занятий (часы)	Вид СРС
1	2	Выполнение практико-ориентированного задания (разработка аналоговой схемы) на опыт деятельности

Раздел 2. Основы схемотехники цифровых ИС

Лекция 2.1. Основы булевой алгебры. Цифровые схемы и сигналы. Основы построения КМОП логических цифровых элементов.

Рассматриваются основы булевой алгебры - логические операции, законы и тождества, подходы к минимизации логических функций. Разбирается принцип работы КМОП-цифрового элемента и основные характеристики на примере инвертора, составляющие потребляемой мощности цифровых схем. Изучается принцип построения КМОП элементов для реализации произвольных логических функций.

Лекция 2.2. Проектирование комбинационных цифровых элементов: основные схемы, параметры.

Рассматриваются основные комбинационные цифровые устройства: простые элементы, реализующие функцию двух и трех переменных, специализированные элементы обработки цифрового сигнала (буферы, буферы с тремя состояниями, триггер Шмитта, детекторы фронтов и т.д.), арифметические блоки (сумматоры, умножители, компараторы), элементы шифрования и мультиплексирования. Для рассматриваемых элементов изучаются выполняемые логические функции, таблицы истинности, условно-графические обозначения, схемы электрические на транзисторном уровне, основные параметры.

Лекция 2.3. Проектирование последовательностных цифровых элементов: основные схемы, параметры.

Рассматривается элемент памяти на основе бистабильной ячейки с положительной обратной связью: принцип функционирования (подходы к организации чтения и записи). Изучаются основные последовательностные цифровые устройства, содержащие элемент

памяти: защелки и триггеры, регистры и счетчики. Для рассматриваемых элементов изучаются выполняемые логические функции, таблицы истинности, условно-графические обозначения, схемы электрические на транзисторном уровне, основные параметры.

Лекция 2.4. Маршрут/методология проектирования цифровых ИС. Типовая структура цифровых ИС. Цифровые I/O ячейки.

Рассматривается маршрут проектирования цифровых ИС и основные этапы проектирования, понятия библиотек и библиотечных элементов цифровых ИС (виды, представления в САПР, параметры), понятие стандартных ячеек. Изучается типовая структура кристалла цифровой ИС: особенности проектирования ядра и периферии. Рассматриваются основные конструкции ячеек ввода/вывода.

Лекция 2.5. Блоки и микросхемы памяти. Организация памяти. Виды памяти (SRAM, DRAM, OTP, EEPROM).

Рассматриваются схемы памяти: основные виды элементов памяти, принципы работы, подходы к организации памяти. Рассматривается схемотехника основных структурных блоков схем памяти и диаграммы их работы.

Лекция 2.6. Блоки и микросхемы ПЛИС: типовые структуры и архитектуры, принцип работы.

Рассматриваются цифровые программируемые логические интегральные схемы (ПЛИС): принцип построения и функционирования, известные основные архитектуры, их преимущества и недостатки. Рассматривается схемотехника основных структурных блоков ПЛИС и диаграммы их работы. Анализ структуры и функционирования ПЛИС на примере микросхемы 5400TC015.

Практическое

занятие 2.7. Решение практических задач построения цифровых схем

Занятие посвящено решению практических задач на основе теоретического материала, изученного в разделе: минимизации логических выражений, построению электрических схем комбинационных элементов по логическим выражениям, построению схем счетчиков в соответствии с требуемой последовательностью счета и т.д.

Самостоятельная работа студентов

№ модуля дисциплины	Объем занятий (часы)	Вид СРС
2	2	Выполнение практико-ориентированного задания (разработка цифровой схемы) на опыт деятельности

Раздел 3. Основы проектирования топологии аналоговых и смешанных ИС

Лекция 3.1. Маршрут проектирования. Cadence PDK.

Рассматриваются основные маршруты проектирования ИС: упрощенный и «Сверху вниз». Выделяются главные шаги и этапы маршрута проектирования. Поясняются особенности и нюансы разных подходов к проектированию аналого-цифровых ИС. Рассматривается состав набора средств для проектирования.

Лекция 3.2. Особенности аналоговой топологии. Антенный эффект. Эффект электромиграции. Эффект электростатического разряда. Эффект защелки.

Рассматриваются особенности проектирования аналоговой топологии. Изучаются причины возникновения и методы устранения ошибок, связанных с зарядами индуцированных в плазме. Рассматриваются основные схемы защиты от ESD и методы построения топологии схем защиты. Изучаются причины возникновения и топологические способы устранения паразитного тиристора.

Лекция 3.3. Особенности аналоговой топологии. Эффект возникновения паразитных МОП структур. Механические напряжения. Температурный градиент. Термоэлектрический эффект.

Рассматриваются причины возникновения и топологические методы, исключаящие возникновение паразитных МОП структур. Изучаются особенности проектирования аналоговой топологии при наличии механического и температурного градиента. Рассматриваются причины возникновения термоэлектрического эффекта, а также топологические методы построения топологии, позволяющие нивелировать влияние данного эффекта.

Лекция 3.4. Особенности аналоговой топологии. Технологические операции.

Рассматриваются технологические операции, используемые в рамках маршрута изготовления пластин. Изучаются топологические ограничения, связанные с некоторыми технологическими приемами. Подробно рассматривается: операция фотолитографии, фотошаблон.

Лекция 3.5. Особенности аналоговой топологии. Согласование. Расчет ширины шин.

Изучаются причины рассогласования элементов и способы их устранения. Рассматриваются правила построения согласованных транзисторов. Изучаются методы проектирования шин с учетом эффекта электромиграции. Рассматривается правило общей точки и формула расчета сопротивления шины.

Лекция 3.6. Топологическое проектирование резисторов и конденсаторов.

Рассматриваются типы интегральных резисторов и конденсаторов. Изучаются причины нестабильности номинала резистора, а также причины погрешности величин емкости конденсатора. Рассматриваются правила согласования резисторов и конденсаторов.

Лекция 3.7. Физический синтез цифровых блоков.

Изучается упрощенный маршрут физического синтеза. Рассматриваются необходимые входные данные. Изучаются понятия: floorPlan, sdc, clockTree и другие. Рассматриваются примеры скриптов для специализированного ПО.

Лекция 3.8. Верификация топологии. Финализация топологии. CheckList. Исходные данные для проектирования топологии.

Рассматриваются основные виды проверок топологии (DRC, ERC, LVS, XOR). Изучаются задачи и маршрут этапа финализации. Рассматривается порядок проверки конечной топологии и список требований к ней (checkList).

Практическое

занятие 3.9. Решение практических задач построения топологии ИС

Решение практических задач, связанных с построением согласованных структур активных и пассивных элементов (построение матриц с общим центром и перемешиванием). Решение задач, связанных с расчетом ширины шин в зависимости от длины шины и протекающего в ней тока.

Самостоятельная работа студентов

№ модуля дисциплины	Объем занятий (часы)	Вид СРС
3	2	Выполнение практико-ориентированного задания (расчет параметров шин металлизации) на опыт деятельности

4. Материально-технические условия реализации программы

Очная форма обучения:

Наименование аудиторий	Вид занятия	Наименование оборудования
Мультимедийная аудитория	Лекции	Оборудование: компьютер, мультимедийный проектор, доска ПО: Microsoft Power Point, Word, Adobe Reader
Аудитория	Практическое занятие	Доска
Помещение для самостоятельной работы	Самостоятельная работа	Компьютерная техника с возможностью подключения к сети «Интернет» и обеспечением доступа в ОРИОКС

5. Учебно-методическое обеспечение программы

1. Эннс В.И., Кобзев Ю.М. Проектирование аналоговых КМОП-микросхем. Краткий справочник разработчика, 2-е издание, 2016., - 454 с.
2. Старосельский, В. И. Физика полупроводниковых приборов микроэлектроники : учебное пособие для вузов / В. И. Старосельский. — Москва : Издательство Юрайт, 2022. — 463 с. — (Бакалавр. Академический курс).
3. Угрюмов Е.П. Цифровая схемотехника. Спб.: БХВ-Петербург, 2010.-798 с.
4. Рабаи Ж.М., Чандракасан А., Николич Б. Цифровые интегральные схемы. Методология проектирования. М.:Вильямс, 2007 – 912 с.
5. The Art of Analog Layout, 2nd Hastings, Alan, Dr.
6. Беспалов В. А. и др. Введение в дизайн фотошаблонов для изготовления микро- и наносистем.Cadence MaskCompose / Под ред. Беспалова В. А. – М.: БИНОМ. Лаборатория знаний, 2013. 199 с

6. Оценка качества освоения программы

Оценка качества освоения программы включает итоговую аттестацию обучающихся в форме зачета, состоящего из двух частей:

1. Устный опрос для проверки знаний и умений по каждому разделу программы в отдельности. Количество вопросов и максимальные баллы указаны в таблице, перечень вопросов приведен в Типовых оценочных средствах (Приложение 1).

№ раздела	Наименование разделов / модулей	Макс. кол-во баллов за вопрос	Кол-во вопросов при аттестации	Макс. кол-во баллов
1	Основы схемотехники аналоговых ИС	5	2	10
2	Основы схемотехники цифровых ИС	5	2	10
3	Основы проектирования топологии аналоговых и смешанных ИС	5	2	10
Суммарный максимальный балл за курс				30

Критерии оценивания (для каждого раздела)

Показатель оценки	Критерии оценивания достижения показателя	Условия начисления баллов по критерию	Кол-во баллов
Дан устный ответ на вопросы	Правильность ответов на вопросы	Ответ дан верно и в полном объеме на 2 вопроса	10
		Ответ дан верно, но есть недочеты по каждому из вопросов	8
		Ответ дан верно только на один вопрос	5
		Ответ дан неверно по всем вопросам	0
Суммарный балл (за раздел)			0 - 10

2. Задания на практический опыт деятельности

Необходимо нарисовать и описать принцип работы схемы.

Варианты:

1. Аналоговая схема: источник тока, усилительный каскад и т.д.;
2. Цифровая схема: комбинационная, последовательная;
3. Согласование элементов схемы: МОП-транзисторов, конденсаторов.

Показатель оценки	Критерий оценивания достижения показателя	Условия начисления баллов по критерию	Количество баллов
Представлено схемотехническое решение	Корректность представленного решения	Представленное решение полностью корректно	5
		Представленное решение корректно, но есть неточности	3
		Представленное решение не соответствует заданию либо отсутствует	0
Суммарный балл по показателю			0-5

Слушатель считается аттестованным и компетенция сформированной, если:

- знает основные термины и понятия курса;
- может последовательно изложить материал курса;
- дает полные ответы на вопросы при сдаче зачета;
- при ответе на вопросы за раздел набрал не менее 5 баллов;
- при выполнении задания на опыт набрал не менее 3 баллов;
- суммарно за все разделы набрал не менее 20 баллов.

7. Составители программы

Доцент института ИнЭл

 Д.П. Фролов

Доцент института ИнЭл

 А.А. Миндеева

Согласовано:

Директор ДРОП

 Н.Ю. Соколова

Директор института ИнЭл

В.В. Лосев

Представитель профессионального сообщества:
Заместитель генерального директора по науке
АО «Дизайн Центр «Союз»

 Ю.М. Кобзев

Представитель профессионального сообщества:
Директор по разработке
АО «Дизайн Центр «Союз»

 А.А. Кирдянов

Типовые оценочные средства

Вопросы к зачету

Вопросы по разделу «Основы схемотехники аналоговых ИС»

1. Согласование элементов. Причины рассогласования.
2. Основные правила построения согласованных элементов.
3. Влияние геометрических размеров на степень согласования элементов.
4. Влияние электрических режимов на степень согласования элементов.
5. Паразитные эффекты в интегральных резисторах. Саморазогрев. Модуляция. Импульсные свойства.
6. Типы радиационного излучения и их воздействие на полупроводниковые структуры.
7. Границы раздела Si-SiO₂. Воздействие излучений на границу раздела. Процессы в окисле при облучении.
8. Дозовые эффекты в МОП-транзисторах.
9. Сравнение объемного кремния и КНИ с точки зрения ионизирующего излучения.
10. Топологические методы повышения радиационной стойкости МОП – транзисторов.
11. Механизмы деградации в ИМС. Деградация МОП-транзисторов.
12. Времязависимый пробой диэлектрика (TDDB).
13. Деградация диэлектрика МОП-транзистора из-за горячих носителей.
14. Эффект NBTI в МОП – транзисторе.
15. Эффекты электромиграции. Выбор геометрических размеров проводников.
16. Влияние саморазогрева на надежность интегральных элементов.
17. Токовое зеркало. Основные электрические схемы токовых зеркал.
18. Токовые зеркала с активным регулированием.
19. Дифференциальные пары. Основные электрические схемы дифференциальных пар.
20. Примеры схем с использованием дифференциальных пар.
21. Примеры схем с использованием токовых зеркал.
22. Операционный усилитель. Основные понятия. Характеристики ОУ.
23. Малосигнальные свойства ОУ.
24. Типовая структура ОУ. Элементы электрической схемы ОУ.
25. Полностью дифференциальный ОУ. Элементы электрической схемы.
26. Элементы теории устойчивости операционных схем. Критерии устойчивости.
27. Запас устойчивости операционных схем второго порядка и методы его оценки.
28. Методы частотной коррекции ОУ. Коррекция двухкаскадного ОУ. Подходы к частотной коррекции многокаскадных ОУ.
29. Частотная коррекция трехкаскадного ОУ.
30. Примеры электрических схем ОУ.
31. Источники опорного напряжения. Основные виды и характеристики.
32. Принцип действия ИОН равной ширины запрещенной зоны.
33. Пример электрической схемы ИОН равной ширины запрещенной зоны.
34. Источник опорного тока. Основные способы построения источников опорного тока.
35. Пример электрической схемы источника опорного тока.
36. Применение обратных связей для улучшения характеристик аналоговых блоков. Примеры.
37. Принцип работы линейного регулятора. Структурная схема линейного регулятора с использованием силового ключа Р-типа. Формула для расчета выходного напряжения.
38. Вольт – секундный баланс. Базовая схема понижающего преобразователя на основе индуктивности. Принцип работы. Формула для расчета выходного напряжения.
39. Модель человеческого тела для ЭСЗ. Зависимость тока разряда от времени в момент ЭСР.
40. Схема расположения элементов защиты ИМС от ЭСР. Электрические схемы узлов.

41. Шумы по подложке. Методы уменьшения шумов по подложке.
42. Шумы по подложке. Пример компоновки на кристалле цифровых и аналоговых блоков.

Вопросы по разделу «Основы схемотехники цифровых ИС»

1. Основы булевой алгебры: основные логические операции, основные законы булевой алгебры.
2. Способы задания функции цифровой схемы, функциональный базис, виды представлений логических функций, способы минимизации функций.
3. Принцип работы КМОП цифрового элемента (КМОП-инвертора), логические уровни, модель инвертора и задержки.
4. Потребляемая мощность в КМОП цифровых элементах: виды, особенности.
5. Принцип построения КМОП схем (КМОП элементов для реализации произвольных функций).
6. Комбинационные цифровые элементы: принципы построения, базовые схемы (И, ИЛИ, И-НЕ, ИЛИ-НЕ, буферы, буферы с третьим состоянием), параметры комбинационных элементов.
7. Комбинационные цифровые элементы: КМОП-схемы элементов средней сложности (2И-ИЛИ, хог и т.д.), параметры комбинационных элементов.
8. Комбинационные цифровые элементы: простые логические устройства (мультиплексор, шифратор, сумматор, умножитель, компаратор, формирователь, детектор)
9. Последовательностные цифровые элементы: ПОС и бистабильная ячейка, принцип построения элементов. Параметры последовательностных цифровых элементов.
10. Последовательностные цифровые элементы: асинхронные и синхронные защелки.
11. Последовательностные цифровые элементы: триггеры.
12. Основные схемы (функциональные блоки) на основе триггеров (счетчики, регистры): виды, схемы, особенности.
13. Библиотеки цифровых элементов, их виды, состав. Библиотечный цифровой элемент. Построение схем на основе стандартных ячеек.
14. Основные параметры библиотечных элементов.
15. Маршрут проектирования полужаказных цифровых ИС. Этапы проектирования.
16. Типовая структура цифровой ИС: размещение основных блоков и элементов, шины земли и питания, элементы ядра и периферии.
17. Виды I/O ячеек в цифровых ИС: схема, назначение, принцип работы (входная, выходная, двунаправленная). Триггеры Шмитта и трансляторы уровня.
18. Параллельные и последовательные интерфейсы в цифровых ИС. Назначение, особенности, примеры.
19. Статическое ОЗУ. Электрическая схема, принцип работы.
20. Динамическое ОЗУ. Виды динамических ОЗУ. Принцип работы. Временные диаграммы.
21. Однократно-программируемая память
22. Организация блоков памяти. Типовая структурная схема организации памяти.
23. Усилители считывания в блоках памяти. Типовые примеры. Принципы работы.
24. Внутренняя структура логического блока ПЛИС. Таблица перекодировки (LUT). (на примере 5400ТС015)
25. Блок коммутации ПЛИС, блок переключения. Управление коммутациями с помощью ОЗУ. (на примере 5400ТС015)
26. Структура глобальных межсоединений ПЛИС (на примере. 5400ТС015).
27. Структура глобальных тактовых деревьев ПЛИС (на примере 5400ТС015).
28. Маршрут проектирования на ПЛИС.

Вопросы по разделу «Основы проектирования топологии аналоговых и смешанных ИС»

1. Маршрут проектирования. Виды технологий КНИ; ОБЪЕМНЫЙ КРЕМНИЙ.
2. Маршрут проектирования. Аналоговая топология, цифровая топология.
3. Маршрут проектирования. ANALOG ON TOP. DIGITAL ON TOP.
4. Cadence PDK. Состав.
5. Технологические эффекты. Электромиграция.
6. Технологические эффекты. Антенны (заряды индуцированные плазмой).
7. Технологические эффекты. Паразитный тиристор.
8. Технологические эффекты. ESD
9. Технологические эффекты. Механический градиент.
10. Технологические эффекты. Температурный градиент.
11. Технологические эффекты. Термoeлектрический эффект.
12. Технологические эффекты. Эффект возникновения паразитных МОП структур.
13. Технологический процесс. Маршрут. Основные операции.
14. Технологический процесс. Фотолитография. Экспонирование.
15. Технологический процесс. Фотошаблон. ОРС.
16. Технологический процесс. Травление. Типы. Виды.
17. Технологический процесс. Термическая обработка.
18. Технологический процесс. Планаризация.
19. Согласование. Степень согласования. Причины рассогласования.
20. Согласование. Правила построения согласованных элементов.
21. Согласование. Согласование МОП.
22. Проектирование шин. Общая точка.
23. Резистор. Нестабильность номинала резистора.
24. Резистор. Типы.
25. Резистор. Согласование резисторов.
26. Конденсатор. Виды конденсаторов.
27. Конденсатор. Согласование конденсаторов.
28. Верификация. DRC (Плотность заполнения, дамми структуры). LVS. XOR.
29. Финализация.