

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Гаврилов Сергей Александрович
Должность: И.О. Ректора
Дата подписания: 17.06.2026 13:03:14
Уникальный программный ключ:
f17218015d82e3c1457d1df9e244def505047355

Министерство науки и высшего образования Российской Федерации
Федеральное государственное автономное образовательное учреждение высшего образования
«Национальный исследовательский университет
«Московский институт электронной техники»

УТВЕРЖДАЮ

Проректор по учебной работе

А.Г. Балашов

2026 г.



РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

«Архитектура микропроцессорных систем и средств»

Направление подготовки – 09.03.01 «Информатика и вычислительная техника»

Направленность (профиль)– «Аппаратно-программное обеспечение информационно-управляющих систем»

Москва 2026 г.

1. ПЕРЕЧЕНЬ ПЛАНИРУЕМЫХ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ

Дисциплина участвует в формировании следующих компетенций образовательных программ:

Компетенция ПК-1 «Способен разрабатывать аппаратное обеспечение информационно-управляющих систем» сформулирована на основе профессионального стандарта 25.036 «Специалист по электронике бортовых комплексов управления автоматических космических аппаратов»

Обобщенная трудовая функция В(6) – Создание электронных средств и электронных систем БКУ АКА

Трудовая функция – В/02.6 Проектирование электронных средств и электронных систем БКУ АКА и осуществление контроля над их изготовлением

Подкомпетенции, формируемые в дисциплине	Задачи профессиональной деятельности	Индикаторы достижения подкомпетенций
ПК-1. АМПСС Способен применять знание современных микропроцессорных архитектур и систем при проектировании аппаратных платформ информационно-управляющих систем	Разработка проектирование, исследование и эксплуатация информационно-управляющих систем	Знания видов современных архитектур вычислительных систем Умения применять знания о современных микропроцессорных архитектурах при проектировании аппаратных платформ информационно-управляющих систем Опыт разработки аппаратных вычислительных структур

Компетенция ПК-3 «Способен разрабатывать функциональное описание цифровых блоков интегральных схем» сформулирована на основе профессионального стандарта 40.019 «Специалист по функциональной верификации и разработке тестов функционального контроля наноразмерных интегральных схем».

Обобщенная трудовая функция А (6) – «Разработка функциональных тестов и элементов среды верификации моделей интегральной схемы и ее составных блоков».

Трудовая функция – «Разработка функциональных тестов для моделей сложно функциональных блоков (СФ-блоков) и ИС на языках описания и верификации аппаратуры».

Подкомпетенции, формируемые в дисциплине	Задачи профессиональной деятельности	Индикаторы достижения подкомпетенций
ПК-3. АМПСС Способен разрабатывать аппаратные вычислительные структуры с применением языков описания аппаратуры	Разработка моделирование и тестирование сложно-функциональных блоков на языках описания и верификации аппаратуры	Знания методов проектирования и моделирования систем на основе программируемых логических схем с использованием систем автоматизированного проектирования Умения создавать аппаратные вычислительные структуры с применением языка описания аппаратуры SystemVerilog Опыт по разработке и моделированию работы вычислительных структур

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ

Дисциплина входит в часть, формируемую участниками образовательных отношений Блока 1 «Дисциплины (модули)» образовательной программы.

Входные требования к дисциплине – необходимы компетенции в области цифровой схемотехники, программируемых логических интегральных схем, дискретной математике.

3. ОБЪЕМ ДИСЦИПЛИНЫ И ВИДЫ УЧЕБНОЙ РАБОТЫ

Курс	Семестр	Общая трудоёмкость (ЗЕ)	Общая трудоёмкость (часы)	Контактная работа			Самостоятельная работа (часы)	Промежуточная аттестация
				Лекции (часы)	Лабораторные работы (часы)	Практические занятия (часы)		
3	5	5	180	48	32	-	64	Экз(36)

4. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

№ и наименование модуля	Контактная работа				Формы текущего контроля
	Лекции (часы)	Лабораторные работы (часы)	Практические занятия (часы)	Самостоятельная работа	
Модуль 1 Функциональные модули процессора	10	8	-	1 6	Входное тестирование Защита ЛР Предоставление на проверку части самостоятельного задания
Модуль 2 Архитектура и микроархитектура процессора	16	12	-	1 6	Тестирование Защита ЛР Предоставление на проверку части самостоятельного задания
Модуль 3 Процессорные системы	14	12	-	1 6	Тестирование Защита ЛР Предоставление на проверку части самостоятельного задания
Модуль 4 Примеры и оценка эффективности процессорных систем	8	-	-	1 6	Итоговое тестирование Защита самостоятельного задания

4.1. Лекционные занятия

№ модуля	дисциплины	№ лекции	Объем занятия (часы)	Краткое содержание
1		1	2	История развития процессорной техники, поэтапный обзор эволюции вычислительных систем. Концепция машины с хранимой в памяти программой и уровни абстракции вычислительной системы.
		2	2	Обобщенная структура процессора. Устройство и принцип работы программируемых логических интегральных схем. Основные синтаксические конструкции языка описания аппаратуры SystemVerilog.
		3	2	Основы цифровой арифметики, разработка цифровых сумматоров с последовательным, ускоренным и префиксным переносами. Два подхода к реализации арифметико-логических устройств.
		4	2	Реализация аппаратных блоков последовательного и параллельного умножения и деления. Кодирование чисел в форматах с плавающей точкой: IEEE754, Posit. Аппаратная реализация базовых арифметических операций над числами в формате IEEE754.
		5	2	Строение стандартных ячеек памяти: защелки, триггеры, регистры. Построение адресуемых структур: регистровый файл, память. Конечные автоматы и некоторые распространенные примеры таких функциональных устройств. Разбор архитектуры и микроархитектуры примитивного программируемого устройства.
2		6	2	Понятие архитектуры системы команд. Особенности архитектуры RISC-V и её языка ассемблера. Базовый набор целочисленных команд RV32I и псевдоинструкции. Форматы кодирования инструкций и способы адресации операндов.
		7	2	Примеры трансляции основных синтаксических конструкций языков высокого уровня в язык ассемблера RISC-V: условные операторы, циклы, вызовы подпрограмм, передача сложных структур в качестве аргумента. Карта памяти.
		8	2	Синтез процессора с одноктактной микроархитектурой, поддерживающий набор инструкций RV32I. Анализ полученного решения и оценка эффективности.
		9	2	Синтез процессора с многотактной микроархитектурой, поддерживающий набор инструкций RV-32I. Классификация и способы построения устройств управления с жесткой структурой и микропрограммным управлением. Анализ полученного многотактного процессора, оценка его эффективности и сравнение с одноктактной реализацией.
		10	2	Синтез процессора с конвейерной микроархитектурой, поддерживающей набор инструкций RV32I. Анализ полученного решения, оценка эффективности и сравнение с одноктактной и многотактной реализациями.
		11	2	Классификация конфликтов конвейерных систем и способы их минимизации. Виды и способы построения блоков предсказания

№ модуля	дисциплины	№ лекции	Объем занятия (часы)	Краткое содержание
				переходов.
		12	2	Методы повышения производительности конвейеризированных систем. Построение суперскалярных процессоров с внеочередным исполнением команд (алгоритм Томасуло) и блоком переименовывания регистров.
		13	2	Виды и классификация архитектур по месту расположения операндов, сложности кодирования инструкций и способам реализации условных переходов. Классификация команд процессора по функциональному назначению и способам адресации операндов. Обзор коммерческих архитектур на примере x86 и ARM.
3		14	2	Прерывания и исключения в процессорных системах. Основные характеристики и способы реализации подсистем прерывания. Пример реализации подсистемы прерывания для одноктактного процессора с архитектурой RISC-V.
		15	2	Система памяти. Классификация, виды, используемые технологии построения и основные характеристики систем памяти. Иерархия памяти. Статические и динамические запоминающие устройства.
		16	2	Кэш-память. Классификация, виды, основные характеристики и способы построения кэш-памяти. Стратегии замены данных. Оценка эффективности использования кэш-памяти.
		17	2	Устройство управления памятью. Способы организации виртуальной памяти. Аппаратная поддержка операционных систем и виртуальных машин в процессорах. Реализация поддержки системных вызовов.
		18	2	Параллелизм уровня потоков. Когерентность кэш-памяти в многоядерных системах. Реализация когерентности кэш в алгоритмах MSI и MESI. Ложный обмен.
		19	2	Организация обмена данными в процессорных системах. Интерфейсы передачи данных и шинный обмен. Способы организации арбитража и повышения эффективности шинного обмена.
		20	2	Способы построения и организации систем ввода-вывода с совместным и выделенным адресным пространством. Реализации подключения и опроса периферийных устройств. Процессоры и каналы ввода-вывода информации.
		4		21
22	2			Архитектура современных производительных систем общего назначения на примере x86 и высокопроизводительных процессоров ARM. Особенности включения и работы персонального компьютера.
23	2			Классификация параллельных вычислительных систем. Архитектуры графических процессоров. Системы с общей и разделяемой памятью.

№ модуля	дисциплины	№ лекции	Объем занятия (часы)	Краткое содержание
		24	2	Способы и подходы к вычислению эффективности вычислительных систем. Закон Амдала и разбор нескольких примеров. Перспективы развития процессорных систем и их современные проблемы.

4.2. Практические занятия

Не предусмотрены

4.3. Лабораторные работы

№ модуля	дисциплины	№ лабораторной работы	Объем занятия (часы)	Наименование работы
1		1	4	Разработка арифметико-логического устройства и тестового окружения для проверки его работы.
		2	4	Реализация блоков регистрового файла, использование полученных модулей для реализации примитивного программируемого устройства. Реализация индивидуального задания по написанию двоичной программы для спроектированного устройства.
2		3	4	Реализация декодера инструкций для одноктактного процессора с архитектурой RISC-V.
		4	4	Разработка тракта данных процессора и объединение его с декодером инструкций. Написание и проверка индивидуального задания на языке ассемблера RISC-V.
		5	4	Реализация блока загрузки и сохранения данных в памяти.
3		6	4	Реализация подсистемы прерывания
		7	4	Реализация подсистемы ввода вывода и добавление периферийных устройств
		8	4	Программирование системы на языке C, выполнение индивидуального задания

4.4. Самостоятельная работа студентов

№ модуля	дисциплины Объем занятий (часы)	Вид СРС
1	4	Самостоятельное изучение дополнительной литературы по тематике лабораторных работ
	4	Подготовка к ЛР
	4	Выполнено входящее тестирование
	4	Выполнение части самостоятельного задания
2	4	Самостоятельное изучение дополнительной литературы по тематике лабораторных работ
	4	Подготовка к ЛР
	4	Выполнение тестирования
	4	Выполнение части самостоятельно задания
3	4	Самостоятельное изучение дополнительной литературы по тематике лабораторных работ
	4	Подготовка к ЛР
	4	Выполнение тестирования
	4	Выполнение части самостоятельного задания
4	4	Самостоятельное изучение дополнительной литературы по тематике лабораторных работ
	8	Подготовка к защите самостоятельного задания
	4	Выполнение итогового тестирования

4.5. Примерная тематика курсовых работ (проектов)

Не предусмотрены

5. ПЕРЕЧЕНЬ УЧЕБНО-МЕТОДИЧЕСКОГО ОБЕСПЕЧЕНИЯ ДЛЯ САМОСТОЯТЕЛЬНОЙ РАБОТЫ

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК дисциплины (ОРИОКС: <https://orioks.miet.ru/>):

- Учебно-методическая рекомендация к изучению дисциплины
- Ссылки на литературу по всей дисциплине
- Для подготовки к тестированиям и в качестве дополнительной литературы <https://e.lanbook.com/book/241166>
- Для повторения материалов лекций и выполнения индивидуальных заданий <https://github.com/MPSU/APS-info>
- Материалы для подготовки к лабораторным работам <https://github.com/MPSU/APS>

6. ПЕРЕЧЕНЬ УЧЕБНОЙ ЛИТЕРАТУРЫ

Литература

1. Микропроцессорные средства и системы: Курс лекций / Д.Н. Беклемишев, А.Н. Орлов, А.Л. Переверзев [и др.]; Министерство образования и науки РФ, Национальный исследовательский университет "МИЭТ"; под ред. Ю.В. Савченко. - М.: МИЭТ, 2013. - 288 с. - ISBN 978-5-7256-0723-9
2. Архитектуры процессорных систем. Практический курс / Переверзев А.Л., Попов М.Г., Солодовников А.П.; Москва: ТЕХНОСФЕРА, 2024. – 398 с. + 10с. цв. вкл. ISBN 978-5-94836-714-9

7. ПЕРЕЧЕНЬ ПРОФЕССИОНАЛЬНЫХ БАЗ ДАННЫХ, ИНФОРМАЦИОННЫХ СПРАВОЧНЫХ СИСТЕМ

1. Лань: Электронно-библиотечная система Издательства Лань. - СПб., 2011-. - URL: <https://e.lanbook.com> (дата обращения: 12.01.2026). - Режим доступа: для авторизованных пользователей МИЭТ
2. Юрайт: Электронно-библиотечная система: образовательная платформа. - Москва, 2013 - . - URL: <https://urait.ru/> (дата обращения: 12.01.2026); Режим доступа: для авторизованных пользователей МИЭТ.

8. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Наименование учебных аудиторий и помещений для самостоятельной работы	Оснащенность учебных аудиторий и помещений для самостоятельной работы	Перечень программного обеспечения
Учебная аудитория	Компьютер с мультимедийным оборудованием	Windows 10/11, браузер (Firefox, Google Chrome); Acrobat reader DC
Лаборатория аппаратных и программных средств ИУС	Компьютерная техника с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду HP ProCurve Switch 2824 J4903A ZyXEL omni LAN Switch G8 EE Epson EB-G5600	Office 365 ПО Xilinx Vivado Кросс-компилятор GCC
Помещение для самостоятельной работы	Компьютерная техника с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную	Операционная система Microsoft Windows Microsoft Office браузер Acrobat reader DC

Наименование учебных аудиторий и помещений для самостоятельной работы	Оснащенность учебных аудиторий и помещений для самостоятельной работы	Перечень программного обеспечения
	информационно-образовательную среду МИЭТ	

9. ФОНДЫ ОЦЕНОЧНЫХ СРЕДСТВ ДЛЯ ПРОВЕРКИ ФОРМИРОВАННОСТИ КОМПЕТЕНЦИЙ/ПОДКОМПЕТЕНЦИЙ

ФОС по подкомпетенции ПК-1.АМПСС «Способен применять знание современных микропроцессорных архитектур и систем при проектировании аппаратных платформ информационно-управляющих систем».

ФОС по подкомпетенции ПК-3.АМПСС «Способен разрабатывать аппаратные вычислительные структуры с применением языков описания аппаратуры».

Фонды оценочных средств представлены отдельными документами и размещены в составе УМК дисциплины электронной информационной образовательной среды ОРИОКС// URL: <https://orioks.miet.ru/>

10. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ ОБУЧАЮЩИХСЯ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ

10.1. Особенности организации процесса обучения

В настоящем курсе «Архитектура микропроцессорных систем и средств» материал представлен четырьмя модулями. В первом модуле даются определения основным терминам и понятия, рассматриваются используемые инструменты и основы цифровой арифметики. Основная часть модуля посвящена рассмотрению аппаратной реализации функциональных блоков процессоров. Второй модуль посвящен вопросам архитектуры и микроархитектуры процессоров, рассматриваются различные способы построения программируемых устройств, дается их классификация. Третий модуль затрагивает вопросы организации процессорных систем: память, шины обмена данными, система ввода-вывода. В четвертом модуле разбираются конкретные примеры современных архитектур процессоров, процессорных систем и их реализации.

Материалы модулей инкапсулированы друг в друга, то есть, для изучения второго модуля, предварительно необходимо изучить первый, для изучения третьего – второй, для четвертого – третий. Теоретические занятия по модулям 1 – 3 закрепляются при проведении лабораторных работ. Настоятельно рекомендуется выполнить все лабораторные работы, но для получения допуска к экзамену необходимо выполнить минимум первые четыре. Выполнение каждой лабораторной работы состоит из следующих составляющих:

- выполнение индивидуального технического задания по тематике лабораторной работы
- подготовка к лабораторной работе, изучение методических материалов;
- выполнение индивидуального технического задания по тематике лабораторной работы
- выполнение лабораторной работы (разработка устройства);

- проверка разработанного устройства с помощью тестового окружения или специальной программы;
- защита лабораторной работы.

Фактическим результатом каждой проделанной лабораторной работы будет код, написанный на языке SystemVerilog. Обучающийся в будущем будет создавать сложные системы, описываемые тысячами строк кода. Для того чтобы в них легко было ориентироваться, допускать меньше ошибок и быстро отлаживаться, необходимо соблюдать стиль написания кода. Студент должен придерживаться любого стиля написания кода, но он должен быть единым во всех работах. В случаях полной функциональной работоспособности, но при отсутствии строго отформатированного кода оценка может быть снижена.

В процессе выполнения работы преподаватель помогает студентам, отвечая на их вопросы. Прежде, чем обратиться за помощью преподавателя, рекомендуется предварительно сформировать собственное мнение по интересующему вопросу, и, при необходимости, корректировать его, выслушав советы преподавателя. Не допускается завершать лабораторную работу досрочно, если не выполнены все задания и не получены необходимые результаты. Подтверждением работоспособности любой лабораторной работы является либо временная диаграмма, либо код программы, запускаемый на разработанном устройстве.

Защита лабораторной работы проходит либо в свободное от вопросов время на текущей или следующей лабораторной работе, либо во время консультаций. Защита состоит из демонстрации работы устройства, то есть временной диаграммы, либо запуска подготовленной программы. Студент рассказывает о ходе проделанной работе, после чего с преподавателем ведется беседа, в процессе которой последний узнает о возможных путях решения задачи, выборе подходов к реализации. Также задаются вопросы, которые могут не ограничиваться только материалом защищаемой работы, но и распространяться на лекционный материал для закрепления теоретических знаний. Преподаватель может предложить модифицировать или доработать отдельные элементы устройства с целью улучшения, либо с целью проверки усвоенного материала. При неудовлетворительной подготовке студента защита лабораторной работы откладывается на другой день. «Доучивание» и повторная защита отложенной работы на текущем занятии не допускается.

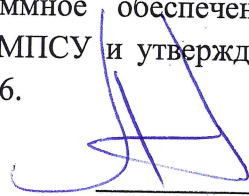
Для закрепления полученных знаний и в качестве практической составляющей подготовки студентов, ими выполняются самостоятельные работы по тематике лабораторных работ. Самостоятельные работы могут проходить как аудиторно (в аудитории для самостоятельной подготовки) так и дома. Самостоятельные работы включают в себя использование практических навыков при расчете данных, полученных на лабораторных работах, но без помощи преподавателя и выполняются каждым студентом индивидуально.

Критерием оценки самостоятельных работ является совокупность данных, реализованных и продемонстрированных в каждом конкретном случае.

Полученные знания на лекциях, а также на лабораторных работах, используются студентами при выполнении индивидуального задания, а так же написании выпускных квалификационных работ. Опыт, полученный студентами при выполнении лабораторных работ, несомненно, пригодится при работе по специальности.

Рабочая программа дисциплины «Архитектура микропроцессорных систем и средств» по направлению подготовки 09.03.01 «Информатика и вычислительная техника», направленности (профилю) «Аппаратно-программное обеспечение информационно-управляющих систем» разработана в Институте МПСУ и утверждена на заседании УС Института МПСУ «25» марта 2026 г., протокол № 6.


Директор Института МПСУ

 /А.Л. Переверзев/

ЛИСТ СОГЛАСОВАНИЯ

Рабочая программа согласована с Центром подготовки к аккредитации и независимой оценки качества

Начальник АНОК

 /И.М. Никулина /

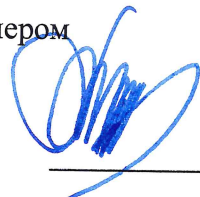
Рабочая программа согласована с библиотекой МИЭТ

/ Директор библиотеки

 /Т.П. Филиппова /

Рабочая программа согласована с предприятием партнером

*Зам. ген. дир. по науке –
главный конструктор АО «НТЦ ЭЛИС»*

 /В.М. Ромашов/