

Документ подписан простой электронной подписью

Информация о владельце:

ФИО: Беспалов Владимир Александрович

Должность: Ректор МИЭТ

Дата подписания: 01.09.2023 15:03:47

Уникальный программный ключ:

ef5a4fe6ed0ffdf7f1a49d6ad1b49464dc1bf7354f736d7618f68bee882b8d602

Аннотация рабочей программы дисциплины

«Лингвистические средства проектирования»

Направление подготовки 11.03.04 Электроника и нанoeлектроника

Направленность (профиль) - «Интегральная электроника и нанoeлектроника»

Уровень образования - бакалавриат

Форма обучения - очная

1. Цели и задачи дисциплины

Целью дисциплины является изучение методологии разработки описания, моделирования и синтеза цифровых схем на примере языка VHDL.

В задачи дисциплины входят:

- обучение студентов основам описания и моделирования цифровых схем и систем с применением языка VHDL;
- обучение студентов основам разработки тестовых окружений для проведения моделирования комбинационных и последовательностных устройств;
- получение студентами понимания того, чем отличаются различные уровни абстракции при описании схем и какие лингвистические средства для этого предоставлены языками описания аппаратуры.

2. Место дисциплины в структуре ОП

Дисциплина входит часть, формируемую участниками образовательных отношений Блока 1 «Дисциплины (модули)» образовательной программы.

Входные требования к дисциплине: Для освоения дисциплины требуются знания, умения и опыт деятельности, приобретаемые студентами при изучении следующих дисциплин: «Дискретная математика», «Теория вероятностей», «Информатика», «Схемотехника цифровых схем».

В результате освоения дисциплины у студента должны сформироваться:

Знания определений и принципов функционирования и описания цифровых устройств;

Умения применять знания в области функционирования цифровых устройств для решения задач разработки цифровой аппаратуры;

Опыт проектирования цифровых устройств на требуемом уровне абстракции с применением языка VHDL.

3. Краткое содержание дисциплины

Дисциплина включает два модуля:

1. Разработка комбинационных блоков.
2. Разработка последовательностных блоков.

Разработчик:

Доцент каф. ПКИМС, к.т.н.

/Д.А. Булах/