

Документ подписан простой электронной подписью  
Информация о владельце:  
ФИО: Беспалов Владимир Александрович  
Должность: Ректор МИЭТ  
Дата подписания: 01.09.2025 12:09:45  
Уникальный программный ключ:  
ef5a4fe6ed0ffdf3f1a49d6ad1b49464dc1bf7354f736

Министерство науки и высшего образования Российской Федерации  
Федеральное государственное автономное образовательное учреждение высшего образования  
«Национальный исследовательский университет  
Московский институт электронной техники»



И.Г. Игнатова  
«27» августа 2020 г.  
М.П.

## РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

«Архитектура микропроцессорных систем и средств»

Направление подготовки – 09.03.01 «Информатика и вычислительная техника»  
Направленность (профиль)– «Аппаратно-программное обеспечение информационно-  
управляющих систем»

## 1. ПЕРЕЧЕНЬ ПЛАНИРУЕМЫХ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ

Дисциплина участвует в формировании следующих компетенций образовательных программ:

**Компетенция ПК-1 «Способен разрабатывать аппаратное обеспечение информационно-управляющих систем» сформулирована на основе профессионального стандарта 25.036 «Специалист по электронике бортовых комплексов управления».**

**Обобщенная трудовая функция В (6) – «Создание электронных средств и электронных систем БКУ».**

**Трудовая функция – В/02.6 «Проектирование электронных средств и электронных систем БКУ и осуществление контроля над их изготовлением».**

Подкомпетенции, формируемые в дисциплине	Задачи профессиональной деятельности	Индикаторы достижения подкомпетенций
ПК-1.АМПСС Способен применять знание современных микропроцессорных архитектур и систем при проектировании аппаратных платформ информационно-управляющих систем	Разработка, проектирование, исследование и эксплуатация ИУС	<b>Знания</b> видов современных архитектур вычислительных систем <b>Умения</b> применять знания о современных микропроцессорных архитектурах при проектировании аппаратных платформ информационно-управляющих систем <b>Опыт</b> разработки аппаратных вычислительных структур

**Компетенция ПК-3 «Способен разрабатывать функциональное описание цифровых блоков интегральных схем» сформулирована на основе профессионального стандарта 40.019 «Специалист по функциональной верификации и разработке тестов функционального контроля наноразмерных интегральных схем».**

**Обобщенная трудовая функция А (6) – «Разработка функциональных тестов и элементов среды верификации моделей интегральной схемы и ее составных блоков».**

**Трудовая функция – «Разработка функциональных тестов для моделей сложно функциональных блоков (СФ-блоков) и ИС на языках описания и верификации аппаратуры».**

Подкомпетенции, формируемые в дисциплине	Задачи профессиональной деятельности	Индикаторы достижения подкомпетенций
ПК-3. АМПСС Способен разрабатывать аппаратные вычислительные структуры с применением языков описания аппаратуры	Разработка моделирование и тестирование сложно-функциональных блоков на языках описания и верификации аппаратуры	<b>Знания</b> методов проектирования и моделирования систем на основе программируемых логических схем с использованием систем автоматизированного проектирования <b>Умения</b> создавать аппаратные вычислительные структуры с

		применением языка описания аппаратуры Verilog HDL <b>Опыт</b> деятельности по разработке и моделированию работы вычислительных структур
--	--	--

## 2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ

Дисциплина входит в часть, формируемую участниками образовательных отношений Блока 1 «Дисциплины (модули)» образовательной программы.

Входные требования к дисциплине – необходимы компетенции в области цифровой схемотехники, программируемых логических интегральных схем, дискретной математике.

## 3. ОБЪЕМ ДИСЦИПЛИНЫ И ВИДЫ УЧЕБНОЙ РАБОТЫ

Курс	Семестр	Общая трудоёмкость (ЗЕ)	Общая трудоёмкость (часы)	Контактная работа			Самостоятельная работа (часы)	Промежуточная аттестация
				Лекции (часы)	Лабораторные работы (часы)	Практические занятия (часы)		
3	5	5	180	48	32	-	64	Экз(36)

## 4. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

№ и наименование модуля	Контактная работа				Самостоятельная работа	Формы текущего контроля
	Лекции (часы)	Лабораторные работы (часы)	Практические занятия (часы)			
<b>Модуль 1</b> Функциональные модули процессора	10	8	-	18	Защита лабораторных работ	
					Тестирование	
					Проверка самостоятельного задания по тематике лабораторных работ	
					Устный опрос	
<b>Модуль 2</b> Архитектура и микроархитектура процессора	16	12	-	19	Защита лабораторных работ	
					Проверка самостоятельного задания по тематике лабораторных работ	
					Тестирование	

					Устный опрос
<b>Модуль 3</b> Процессорные системы	14	12	-	19	Защита лабораторных работ
					Тестирование
					Устный опрос
					Проверка самостоятельного задания по тематике лабораторных работ
<b>Модуль 4</b> Примеры и оценка эффективности процессорных систем	8	-	-	8	Проверка самостоятельного задания по тематике лабораторных работ
					Устный опрос

#### 4.1. Лекционные занятия

№ модуля	№ дисциплины	№ лекции	Объем занятий (часы)	Краткое содержание
1		1	2	История развития процессорной техники, поэтапный обзор эволюции вычислительных систем. Концепция машины с хранимой в памяти программой и уровни абстракции вычислительной системы.
		2	2	Обобщенная структура процессора. Устройство и принцип работы программируемых логических интегральных схем. Основные синтаксические конструкции языка описания аппаратуры Verilog HDL.
		3	2	Основы цифровой арифметики, разработка цифрового сумматоров с последовательным, ускоренным и префиксным переносами. Два подхода к реализации арифметико-логических устройств.
		4	2	Реализация аппаратных блоков последовательного и параллельного умножения и деления. Кодирование чисел в форматах с плавающей точкой: IEEE754, Posit. Аппаратная реализация базовых арифметических операций над числами в формате IEEE754.
		5	2	Строение стандартных ячеек памяти: защелки, триггеры, регистры. Построение адресуемых структур: регистровый файл, память. Конечные автоматы и некоторые распространенные примеры таких функциональных устройств. Разбор архитектуры и микроархитектуры примитивного программируемого устройства.
2		6	2	Понятие архитектуры системы команд. Особенности архитектуры RISC-V и её языка ассемблера. Базовый набор целочисленных команд RV32I и псевдоинструкции. Форматы кодирования инструкций и способы адресации операндов.
		7	2	Примеры трансляции основных синтаксических конструкций языков высокого уровня в язык ассемблера RISC-V: условные операторы, циклы, вызовы подпрограмм, передача сложных структур в качестве

		аргумента. Карта памяти.	
	8	2	Синтез процессора с одноктактной микроархитектурой, поддерживающий набор инструкций RV32I. Анализ полученного решения и оценка эффективности.
	9	2	Синтез процессора с многотактной микроархитектурой, поддерживающий набор инструкций RV-32I. Классификация и способы построения устройств управления с жесткой структурой и микропрограммным управлением. Анализ полученного многотактного процессора, оценка его эффективности и сравнение с одноктактной реализацией.
	10	2	Синтез процессора с конвейерной микроархитектурой, поддерживающей набор инструкций RV32I. Анализ полученного решения, оценка эффективности и сравнение с одноктактной и многотактной реализациями.
	11	2	Классификация конфликтов конвейерных систем и способы их минимизации. Виды и способы построения блоков предсказания переходов.
	12	2	Методы повышения производительности конвейеризированных систем. Построение суперскалярных процессоров с внеочередным исполнением команд (алгоритм Томасуло) и блоком переименовывания регистров.
	13	2	Виды и классификация архитектур по месту расположения операндов, сложности кодирования инструкций и способам реализации условных переходов. Классификация команд процессора по функциональному назначению и способам адресации операндов. Обзор коммерческих архитектур на примере x86 и ARM.
3	14	2	Прерывания и исключения в процессорных системах. Основные характеристики и способы реализации подсистем прерывания. Пример реализации подсистемы прерывания для одноктактного процессора с архитектурой RISC-V.
	15	2	Система памяти. Классификация, виды, используемые технологии построения и основные характеристики систем памяти. Иерархия памяти. Статические и динамические запоминающие устройства.
	16	2	Кэш-память. Классификация, виды, основные характеристики и способы построения кэш-памяти. Стратегии замены данных. Оценка эффективности использования кэш-памяти.
	17	2	Устройство управления памятью. Способы организации виртуальной памяти. Аппаратная поддержка операционных систем и виртуальных машин в процессорах. Реализация поддержки системных вызовов.
	18	2	Параллелизм уровня потоков. Когерентность кэш-памяти в многоядерных системах. Реализация когерентности кэш в алгоритмах MSI и MESI. Ложный обмен.
	19	2	Организация обмена данными в процессорных системах. Интерфейсы передачи данных и шинный обмен. Способы организации арбитража и повышения эффективности шинного обмена.

	20	2	Способы построения и организации систем ввода-вывода с совместным и выделенным адресным пространством. Реализации подключения и опроса периферийных устройств. Процессоры и каналы ввода-вывода информации.
4	21	2	Примеры современных архитектур микроконтроллеров на примере PIC и ARM. Операционные системы для встраиваемых систем. Способы программирования и отладки микроконтроллеров, использование JTAG
	22	2	Архитектура современных производительных систем общего назначения на примере x86 и высокопроизводительных процессоров ARM. Особенности включения и работы персонального компьютера.
	23	2	Классификация параллельных вычислительных систем. Архитектуры графических процессоров. Системы с общей и разделяемой памятью. Кластерные параллельные системы. Нетрадиционные вычислители: машина, управляемая потоком данных, систолические вычислительные системы.
	24	2	Способы и подходы к вычислению эффективности вычислительных систем. Закон Амдала и разбор нескольких примеров. Перспективы развития процессорных систем и их современные проблемы.

#### 4.2. Практические занятия

*Не предусмотрены*

#### 4.3. Лабораторные работы

№ модуля дисциплины	№ лабораторной работы	Объем занятий (часы)	Наименование работы
1	1	4	Разработка арифметико-логического устройства и тестового окружения для проверки его работы.
	2	4	Реализация блоков регистрового файла и памяти данных, использование полученных модулей для реализации примитивного программируемого устройства. Подготовка тестового окружения.
2	3	4	Реализация основного дешифратора команд для одноплатного процессора с архитектурой RISC-V. Написание программного обеспечения.
	4	4	Разработка тракта данных процессора и объединение его с основным дешифратором. Написание и проверка индивидуального задания на языке ассемблера RISC-V.
	5	4	Реализация блока загрузки и сохранения данных в памяти.
3	6	4	Реализация подсистемы прерывания
	7	4	Реализация подсистемы ввода вывода и добавление периферийных устройств

№ модуля дисциплины	№ лабораторной работы	Объем занятий (часы)	Наименование работы
	8	4	Программирование системы на языке С, выполнение индивидуального задания

#### 4.4. Самостоятельная работа студентов

№ модуля дисциплины	Объем занятий (часы)	Вид СРС
1	5	Выполнение самостоятельного задания по тематике лабораторных работ
	8	Защита лабораторной работы 1-2
	2	Повторение материалов лекций подготовка к опросу №1
	3	Подготовка к тестированию 1
2	8	Защита лабораторной работы 3-5
	2	Повторение материалов лекций подготовка к опросу №2
	6	Выполнение самостоятельного задания по тематике лабораторных работ
	3	Подготовка к тестированию 2
3	8	Защита лабораторной работы 6-8
	2	Повторение материалов лекций подготовка к опросу №3
	6	Выполнение самостоятельного задания по тематике лабораторных работ
	3	Подготовка к тестированию 3
4	2	Повторение материалов лекций подготовка к опросу №4
	6	Выполнение самостоятельного задания по тематике лабораторных работ

#### 4.5. Примерная тематика курсовых работ (проектов)

*Не предусмотрены*

### 5. ПЕРЕЧЕНЬ УЧЕБНО-МЕТОДИЧЕСКОГО ОБЕСПЕЧЕНИЯ ДЛЯ САМОСТОЯТЕЛЬНОЙ РАБОТЫ

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК дисциплины (ОРИОКС: <https://orioks.miet.ru/>):

- Методические рекомендации
- Методические рекомендации по выполнению лабораторных работ
- Ссылки на литературу по всей дисциплине
- Образовательная технология ко всей дисциплине

- Для подготовки к тестированиям и в качестве дополнительной литературы [http://emirs.miet.ru/oroks-miet/upload/ftp/pub/orioks3/2020/11/TSifrovaya\\_shemotekhnika\\_i\\_arhitektura\\_kompyutera\\_-\\_Harris\\_i\\_Harris.pdf](http://emirs.miet.ru/oroks-miet/upload/ftp/pub/orioks3/2020/11/TSifrovaya_shemotekhnika_i_arhitektura_kompyutera_-_Harris_i_Harris.pdf)

- Для повторения материалов лекций и выполнения индивидуальных заданий <https://github.com/MPSU/APS-info>

- Материалы для подготовки к лабораторным работам <https://github.com/MPSU/APS-labs>

## 6. ПЕРЕЧЕНЬ УЧЕБНОЙ ЛИТЕРАТУРЫ

1. Микропроцессорные средства и системы : Курс лекций / Д.Н. Беклемишев, А.Н. Орлов, А.Л. Переверзев [и др.]; Министерство образования и науки РФ, Национальный исследовательский университет "МИЭТ"; Под ред. Ю.В. Савченко. - М. : МИЭТ, 2013. - 288 с. - ISBN 978-5-7256-0723-9
2. Угрюмов Е.П. Цифровая схемотехника : Учеб. пособие / Е.П. Угрюмов. - 2-е изд., перераб. и доп. - СПб. : БХВ-Петербург, 2007. - 788 с. - ISBN 978-5-94157-397-4
3. Моделирование микропроцессорных систем на базе программируемых логических интегральных схем с использованием Verilog HDL и САПР Quartus II : Учеб. пособие по курсу "Микропроцессорные средства и системы" / Д.Н. Беклемишев, А.Н. Орлов, М.Г. Попов, А.А. Кудров; Министерство образования и науки РФ, Национальный исследовательский университет "МИЭТ"; Под ред. А.Л. Переверзева. - М. : МИЭТ, 2014. - 100 с. - Имеется электронная версия издания. - ISBN 978-5-7256-0760-4

## 7. ПЕРЕЧЕНЬ ПРОФЕССИОНАЛЬНЫХ БАЗ ДАННЫХ, ИНФОРМАЦИОННЫХ СПРАВОЧНЫХ СИСТЕМ

1. IEEE/ИЕТ Electronic Library (IEL) [Электронный ресурс] = IEEE Xplore : Электронная библиотека. - USA ; UK, 1998-. - URL: <https://ieeexplore.ieee.org/Xplore/home.jsp> (дата обращения : 28.10.2020). - Режим доступа: из локальной сети НИУ МИЭТ в рамках проекта «Национальная подписка»
2. Лань : Электронно-библиотечная система Издательства Лань. - СПб., 2011-. - URL: <https://e.lanbook.com> (дата обращения: 28.10.2020). - Режим доступа: для авторизованных пользователей МИЭТ
3. Юрайт : Электронно-библиотечная система : образовательная платформа. - Москва, 2013 - . - URL: <https://urait.ru/> (дата обращения : 05.11.2020); Режим доступа: для авторизованных пользователей МИЭТ.

## 8. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

В ходе реализации дисциплины используется **смешанное обучение**, в основе которого лежит интеграция технологий традиционного и электронного освоения компетенций, в частности за счет использования таких инструментов как видео-лекции,



онлайн тестирование, взаимодействие со студентами в электронной образовательной среде.

Освоение образовательной программы обеспечивается ресурсами электронной информационно-образовательной среды ОРИОКС.

Для взаимодействия студентов с преподавателем используются сервисы обратной связи: раздел ОРИОКС «Домашние задания», электронная почта, сервисы видеоконференцсвязи и социальные сети.

В процессе обучения при проведении занятий и для самостоятельной работы используются **внутренние электронные ресурсы** в формах тестирования в ОРИОКС и MOODLe.

При проведении занятий и для самостоятельной работы используются **внешние электронные ресурсы** в формах электронных компонентов видео-сервисов:

Вводная лекция – <https://www.youtube.com/watch?v=Xtc7NkQUGpE>

Лекция о основных концепциях и используемых инструментах – <https://www.youtube.com/watch?v=oEsyRCdao9w>

Лекция про цифровую арифметику и арифметико-логические устройства – <https://www.youtube.com/watch?v=eXW6Q4jPkmQ>

Лекция про целочисленные операционные устройства и в формате с плавающей запятой – <https://www.youtube.com/watch?v=7YQWjSkhqul>

Лекция про строение стандартных ячеек памяти, конечные автоматы и программируемое устройство – <https://www.youtube.com/watch?v=Ca32opNonyw>

Лекция про архитектуру системы команд RISC-V её особенностях ассемблере – <https://www.youtube.com/watch?v=wMhUfqiBj5M>

Лекция про особенности программирования под архитектуру системы команд RISC-V – <https://www.youtube.com/watch?v=y1mNFvm8OZY>

Лекция про синтез процессора с одноктактной микроархитектурой с архитектурой RISC-V – <https://www.youtube.com/watch?v=JINvkVwDsVs>

Лекция про синтез процессора с многотактной микроархитектурой и устройства с микропрограммным управлением – <https://www.youtube.com/watch?v=xHefXrFNI0M>

Лекция про синтез конвейерного процессора с архитектурой RISC-V и сравнение разных микроархитектур – <https://www.youtube.com/watch?v=NmWBUrUmI3E>

Лекция про конфликты конвейерных систем и способы минимизации этих конфликтов – <https://www.youtube.com/watch?v=QvPsKVPO8SU>

Лекция про методы повышения производительности в конвейерных системах – <https://www.youtube.com/watch?v=OxfP81S2IRY>

Лекция, на которой классифицируются существующие архитектуры процессоров – <https://www.youtube.com/watch?v=EtuyBaWLPZQ>

Лекция про виды и способы реализации подсистем прерывания – <https://www.youtube.com/watch?v=JgSapmtTfwA>

## 9. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Наименование учебных аудиторий и помещений для самостоятельной работы	Оснащенность учебных аудиторий и помещений для самостоятельной работы	Перечень программного обеспечения
Учебная аудитория	Компьютер с мультимедийным оборудованием	Win pro от 7, Microsoft Office Professional Plus или Open Office, браузер (Firefox, Google Chrome); Acrobat reader DC
Лаборатория аппаратных и программных средств ИУС	Компьютерная техника с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду HP ProCurve Switch 2824 J4903A ZyXEL omni LAN Switch G8 EE Epson EB-G5600	Office 365 ПО Xilinx Vivado Intel Quartus Prime ModelSim GCC
Помещение для самостоятельной работы	Компьютерная техника с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду МИЭТ	Операционная система Microsoft Windows от 7 версии и выше, Microsoft Office Professional Plus или Open Office, браузер (Firefox, Google Chrome); Acrobat reader DC

## 10. ФОНДЫ ОЦЕНОЧНЫХ СРЕДСТВ ДЛЯ ПРОВЕРКИ ФОРМИРОВАННОСТИ КОМПЕТЕНЦИЙ/ПОДКОМПЕТЕНЦИЙ

ФОС по подкомпетенции ПК-1.АМПСС «Способен применять знание современных микропроцессорных архитектур и систем при проектировании аппаратных платформ информационно-управляющих систем».

ФОС по подкомпетенции ПК-3. АМПСС «Способен разрабатывать аппаратные вычислительные структуры с применением языков описания аппаратуры».

Фонды оценочных средств представлены отдельными документами и размещены в составе УМК дисциплины электронной информационной образовательной среды ОРИОКС// URL: <https://orioks.miet.ru/>

## **11. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ ОБУЧАЮЩИХСЯ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ**

### **11.1. Особенности организации процесса обучения**

В настоящем курсе «Архитектура микропроцессорных систем и средств» материал представлен четырьмя модулями. В первом модуле даются определения основным терминам и понятия, рассматриваются используемые инструменты и основы цифровой арифметики. Основная часть модуля посвящена рассмотрению аппаратной реализации функциональных блоков процессоров. Второй модуль посвящен вопросам архитектуры и микроархитектуры процессоров, рассматриваются различные способы построения программируемых устройств, дается их классификация. Третий модуль затрагивает вопросы организации процессорных систем: память, шины обмена данными, система ввода-вывода. В четвертом модуле разбираются конкретные примеры современных архитектур процессоров, процессорных систем и их реализации.

Материалы модулей инкапсулированы друг в друга, то есть, для изучения второго модуля, предварительно необходимо изучить первый, для изучения третьего – второй, для четвертого – третий. Теоретические занятия по модулям 1 – 3 закрепляются при проведении лабораторных работ. Настоятельно рекомендуется выполнить все лабораторные работы, но для получения допуска к экзамену необходимо выполнить минимум первые четыре. Выполнение каждой лабораторной работы состоит из следующих составляющих:

- выполнение индивидуального технического задания по тематике лабораторной работы
- подготовка к лабораторной работе, изучение методических материалов;
- выполнение индивидуального технического задания по тематике лабораторной работы
- выполнение лабораторной работы (разработка устройства);
- проверка разработанного устройства с помощью тестового окружения или специальной программы;
- защита лабораторной работы.

Фактическим результатом каждой проделанной лабораторной работы будет код, написанный на языке VerilogHDL. Обучающийся в будущем будет создавать сложные системы, описываемые тысячами строк кода. Для того чтобы в них легко было ориентироваться, допускать меньше ошибок и быстро отлаживаться, необходимо соблюдать стиль написания кода. Студент должен придерживаться любого стиля написания кода, но он должен быть единым во всех работах. В случаях полной функциональной работоспособности, но при отсутствии строго отформатированного кода оценка может быть снижена.

В процессе выполнения работы преподаватель помогает студентам, отвечая на их вопросы. Прежде, чем обратиться за помощью преподавателя, рекомендуется предварительно сформировать собственное мнение по интересующему вопросу, и, при

необходимости, корректировать его, выслушав советы преподавателя. Не допускается завершать лабораторную работу досрочно, если не выполнены все задания и не получены необходимые результаты. Подтверждением работоспособности любой лабораторной работы является либо временная диаграмма, либо код программы, запускаемый на разработанном устройстве.

Защита лабораторной работы проходит либо в свободное от вопросов время на текущей или следующей лабораторной работе, либо во время консультаций. Защита состоит из демонстрации работы устройства, то есть временной диаграммы, либо запуска подготовленной программы. Студент рассказывает о ходе проделанной работе, после чего с преподавателем ведется беседа, в процессе которой последний узнает о возможных путях решения задачи, выборе подходов к реализации. Также задаются вопросы, которые могут не ограничиваться только материалом защищаемой работы, но и распространяться на лекционный материал для закрепления теоретических знаний. Преподаватель может предложить модифицировать или доработать отдельные элементы устройства с целью улучшения, либо с целью проверки усвоенного материала. При неудовлетворительной подготовке студента защита лабораторной работы откладывается на другой день. «Дочувание» и повторная защита отложенной работы на текущем занятии не допускается.

Для закрепления полученных знаний и в качестве практической составляющей подготовки студентов, ими выполняются самостоятельные индивидуальные работы по тематике лабораторных работ. Самостоятельные работы могут проходить как аудиторно (в аудитории для самостоятельной подготовки) так и дома. Самостоятельные работы включают в себя использование практических навыков при расчете данных, полученных на лабораторных работах, но без помощи преподавателя и выполняются каждым студентом индивидуально.

Критерием оценки самостоятельных работ является совокупность данных, реализованных и продемонстрированных в каждом конкретном случае.

Полученные знания на лекциях, а также на лабораторных работах, используются студентами при выполнении индивидуального задания, а так же написании выпускных квалификационных работ. Опыт, полученный студентами при выполнении лабораторных работ, несомненно, пригодится при работе по специальности.

## **11.2. Система контроля и оценивания**

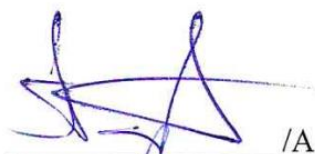
Для оценки успеваемости студентов по дисциплине используется накопительная балльная система.

Баллами оцениваются: выполнение каждого контрольного мероприятия в семестре (в сумме 70 баллов) и сдача экзамена (30 баллов).

По сумме баллов выставляется итоговая оценка по предмету. Структура и график контрольных мероприятий доступен в ОРИОКС// URL: <http://orioks.miet.ru/>.

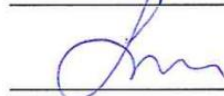
### **РАЗРАБОТЧИКИ:**

Директор Института МПСУ, д.т.н.



/А.Л. Переверзев/

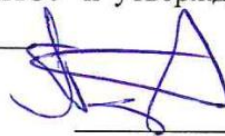
Старший преподаватель Института МПСУ



/М.Г. Попов/

Рабочая программа дисциплины «Архитектура микропроцессорных систем и средств» по направлению подготовки 09.03.01 «Информатика и вычислительная техника», направленности (профилю) «Аппаратно-программное обеспечение информационно-управляющих систем» разработана в Институте МПСУ и утверждена на заседании УС Института 30 сентября 2020 года, протокол № 1

Директор Института МПСУ



/А.Л. Переверзев/

### ЛИСТ СОГЛАСОВАНИЯ

Рабочая программа согласована с Центром подготовки к аккредитации и независимой оценки качества

Начальник АНОК



/И.М. Никулина /

Рабочая программа согласована с библиотекой МИЭТ

Директор библиотеки



/Г.П. Филиппова /