

Документ подписан простой электронной подписью

Информация о владельце:

ФИО: Беспалов Владимир Александрович

Должность: Ректор МИЭТ

Дата подписания: 01.09.2023 14:18:24

Уникальный программный ключ:

ef5a4fe6ed0ffdf7f1a49d6ad1b49464dc1bf7354f736d76c8f9bce882b0d1602

Аннотация рабочей программы дисциплины

«Маршрут проектирования цифровых интегральных схем»

Направление подготовки 09.04.01 «Информатика и вычислительная техника»

Направленность (профиль) - «Лингвистические средства САПР сверхбольших интегральных схем и систем на кристалле»

Уровень образования - магистратура

Форма обучения - очная

1. Цели и задачи дисциплины

Целью дисциплины является изучение маршрута проектирования цифровых схем и систем с использованием САПР в соответствии с техническим заданием.

В задачи дисциплины входит: изучение основ схемотехнического моделирования в САПР Synopsys; анализ работоспособности и параметров схемы; проведение параметрической оптимизации мощности и задержек; создание RTL описания функционального блока на HDL; моделирование и функциональная верификация RTL-кода; логический синтез с оптимизацией по мощности и быстродействию с учетом физических параметров.

2. Место дисциплины в структуре ОП

Дисциплина входит в часть, формируемую участниками образовательных отношений Блока 1 «Дисциплины (модули)» образовательной программы (является элективной).

Входные требования к дисциплине - изучение дисциплины базируется на компетенциях ранее изучаемых дисциплин: «Физика полупроводников и полупроводниковых приборов», «Интегральная схемотехника».

В результате освоения дисциплины студент должен:

Знать характеристики программных продуктов для логического проектирования СБИС и СнК

Уметь использовать программные решения с учетом особенностей уровней представления проекта.

Иметь опыт анализа и тестирования цифровых схем и систем с использованием автоматизированных средств.

3. Краткое содержание дисциплины

Дисциплина включает два модуля:

1. Схемотехническое проектирование СБИС: Особенности маршрута проектирования заказных схем в Synopsys; Средства Synopsys для топологического проектирования. Правила топологии. Посттопологическая верификация..

2. Функционально-логическое проектирование СБИС: Средства Synopsys для функциональной верификации HDL кода; Логический синтез в Synopsys DC с интеграцией различных методов оптимизации мощности.

Разработчик:

Доцент кафедры ПКИМС, к.т.н., доцент  /А.В. Коршунов/