

Документ подписан простой электронной подписью

Информация о владельце:

ФИО: Беспалов Владимир Александрович

Должность: Ректор МИЭТ

Дата подписания: 01.09.2023 14:08:41

Уникальный программный ключ:

ef5a4fe6ed0ffdf71a49d6ad1b49464dc1bf7354f736d76c8f69be082b8d4603

Аннотация рабочей программы дисциплины

« Информационно-управляющие системы на ПЛИС »

Направление подготовки 09.04.01 «Информатика и вычислительная техника»

Направленность (профиль) - «Встраиваемые системы: от IoT до робототехнических комплексов»

Уровень образования - магистр

Форма обучения – очная

1. Цели и задачи дисциплины

Цель дисциплины «Информационно-управляющие системы на ПЛИС» (ИУС на ПЛИС) – познакомить обучающегося с принципами построения систем на кристалле, способами организации обмена информацией между модулями системы и способами подключения внешних устройств, в частности, датчиков; научить обучающегося отлаживать созданные информационно-управляющие системы на базе программно-аппаратных структур на базе программируемых логических интегральных схемах.

Задачи дисциплины:

- познакомить обучающегося со способами организации систем на кристалле для информационно-управляющих систем на основе ПЛИС;
- научить методике и способам проверки работоспособности разработанных информационно-управляющих систем на ПЛИС;
- научить навыкам отладки вычислительных и информационно-управляющих систем на аппаратном отладочном стенде.
-

2. Место дисциплины в структуре образовательной программы

Дисциплина входит в блок дисциплин, формируемых учебной организацией. Дисциплина ИУС на ПЛИС формирует у обучающегося практические навыки в части создания информационно-управляющих систем на основе ПЛИС.

Для обучения дисциплине ИУС на ПЛИС обучающемуся необходимы следующие знания:

- основы булевой алгебры;
- знание законов Кирхгофа;
- знание основ цифровой схемотехники;
- знание основные виды цифровых устройств и умение их синтезировать;
- умение написания кода на одном из языков программирования;
- знание языка Verilog и основных синтезируемых конструкций;
- умение пользоваться САПР для проектирования на ПЛИС;
- умение выполнять отладку устройств на ПЛИС на аппаратном уровне;
- базовое знание английского языка.

После прохождения курса у обучающегося должны появиться:

- знания об основных принципах создания СнК на ПЛИС и способах создания и выбора готовых функциональных блоков СнК учётом требований, предъявляемых к разрабатываемой ИУС;
- знания и навыки способов отладки ИУС на ПЛИС;
- навыки отладки проектов на аппаратном уровне.

3. Краткое содержание дисциплины

Курс лекций по дисциплине ПЛИС состоит из 8 лекций, совокупность которых условно можно разделить на четыре модуля:

Первый раздел посвящён формированию у обучающегося понятия о том, что такое система на кристалле (СнК), даются основные определения, определяются назначение, состав основных функциональных блоков СнК (в том числе и IP-блоков), определяются принципы построения СнК на ПЛИС. В заключение этого раздела подробно рассматриваются этапы маршрута проектирования ИУС на основе ПЛИС.

Второй раздел посвящён архитектура перспективного микропроцессорного ядра архитектуры RISC-V, рассматривается система команд, изучается маршрут проектирования с использованием этого процессорного ядра и инструментарий для разработки программного кода и его отладки на этом процессоре.

Третий раздел посвящён способам обмена информацией в системе с использованием этого процессора, в том числе и способам подключения внешних устройств к системной шине, в том числе и через преобразователь интерфейсов, даются базовые понятия об основных интерфейсах, используемых в настоящий момент в ИУС для подключения датчиков различных физических величин.

Четвёртый раздел посвящён практическому созданию ИУС на основе ПЛИС с использованием микропроцессорного ядра, различных датчиков, методам отладки ИУС на моделях и на аппаратном уровне. Результатом является создание работающей ИУС на основе ПЛИС с использованием датчиков физических величин.

На практических занятиях выполняется создание, отладка и обеспечение совместного функционирования функциональных блоков СнК на языке Verilog, рассматриваются особенности их синтеза средствами САПР, и их применение при разработке устройств, разбираются затруднения, возникающие при выполнении лабораторных работ.

Курс лабораторных работ состоит из четырёх лабораторных работ, совокупность которых можно разделить на три группы:

При выполнении первой лабораторной работы обучающийся будет выполнять разработку модуля, выполняющего обмена информацией с датчиками физической величины.

Вторая лабораторная работа посвящена разработки интерфейсов взаимодействия с периферийными устройствами, разработке конечных автоматов для управления процессом обмена и навыкам вывода информации на отладочный стенд с помощью интегрированных в него устройств вывода.

Третья лабораторная работа посвящена использованию встраиваемого процессора в ПЛИС, написание программы для него и выполнение отладки программы в среде разработки под этот процессор.

Четвёртая лабораторная работа посвящена отладке всей созданной СнК на аппаратном стенде.

Разработчик:

Директор Института МПСУ, д.т.н.

А.Л. Переверзев

Старший преподаватель Института МПСУ

А.М. Силантьев